

# GENERACION DE ESTADOS DE SUPERFICIE Y ATRAPAMIENTO DE CARGA EN PELICULAS DE $\text{SiO}_2$ \*

F.H. Salas y C. Falcony

Centro de Investigación y de Estudios Avanzados  
del

Instituto Politécnico Nacional

Departamento de Física

Apartado Postal 14-740, México 07000, D.F.

(recibido marzo 28, 1985; aceptado octubre 4, 1985)

## RESUMEN

Se ha estudiado la generación de estados electrónicos interfaciales en estructuras del tipo metal-óxido-semiconductor sometidas a inyección de carga eléctrica. Se ha encontrado un pico en la densidad de estados a aproximadamente 0.6 eV sobre el tope de la banda de valencia. Este pico es similar al observado en muestras que han sido previamente sometidas a daños por radiación. Así mismo, se observó una acumulación de carga positiva en el  $\text{SiO}_2$ .

---

\*Trabajo apoyado parcialmente por CONACyT, CONACyT-NSF y Fondo Ricardo J. Zevada.

## ABSTRACT

We have studied the generation of interface states in structures of the Metal-Oxide-Semiconductor type under electron injection. We have found a peak in the density of states at approximately 0.6 eV above the valence band edge. This peak is similar to a peak observed in samples previously exposed to radiation. Also an accumulation of positive charge in the  $\text{SiO}_2$  was observed.

## INTRODUCCION

Las películas de  $\text{SiO}_2$  constituyen un material ampliamente utilizado en la fabricación de dispositivos microelectrónicos<sup>(1)</sup>. Actualmente también se les incorpora como elementos activos en dispositivos fabricados con silicio, y no sólo para eliminar estados de superficie en los mismos, como se venía haciendo anteriormente. Así es como hoy encontramos memorias no-volátiles las cuales es posible programar gracias a películas delgadas de dióxido de silicio a través de las cuales se transfiere carga<sup>(2)</sup>. En este, así como en muchos otros casos, la generación de estados de superficie y el atrapamiento de carga son responsables de la rápida degradación de los dispositivos electrónicos<sup>(2,3)</sup>, limitando así la vida misma de los circuitos en los cuales se utilizan. Ello ha traído como consecuencia que el fenómeno de atrapamiento de carga en películas delgadas de  $\text{SiO}_2$  haya sido ampliamente estudiado utilizando para ello transistores de efecto de campo (FET'S)<sup>(1)</sup>, memorias no volátiles<sup>(1,2)</sup> o bien estructuras del tipo MOS (metal-óxido-semiconductor)<sup>(1-3)</sup>. En la actualidad existe controversia acerca del proceso de captura de carga en una trampa profunda dentro del óxido, así como de si existe alguna relación entre este proceso y la generación de estados electrónicos localizados en la interfase de Si- $\text{SiO}_2$ . Mediante la elección adecuada del espesor del  $\text{SiO}_2$ , en una estructura del tipo MOS, es posible lograr un detrapamiento de la carga por tunelamiento hacia los contactos, de tal suerte que el monitoreo de la distribución de estados de superficie en la interfase Si- $\text{SiO}_2$  indicaría si existe alguna correlación entre su formación y el proceso de inyección y/o atrapamiento de carga en el interior del óxido. El objetivo fundamental de este trabajo es el de reportar la creación de estados de superficie en la interfase

Si-SiO<sub>2</sub> debido a inyección de carga negativa a través de la estructura MOS, así como el atrapamiento o generación de carga positiva en el SiO<sub>2</sub>. El mecanismo exacto, así como una posible correlación entre estos fenómenos, no ha sido establecida aún.

#### DETALLES EXPERIMENTALES

Las muestras que utilizamos para efectuar las mediciones fueron crecidas térmicamente sobre una oblea de Si a 800°C en un ambiente de oxígeno seco con 0.1% de HCl. Posteriormente se evaporaron contactos metálicos de aluminio de un diámetro de 0.1 cm. para así definir la estructura tipo MOS. Por último se les dió tratamiento térmico a 400°C. Los sustratos son del tipo "P" con una resistividad de 0.1 Ω-cm. Los espesores de dióxido de silicio utilizado fluctúan entre 100 y 200 Å.

El estudio de los fenómenos de atrapamiento de carga requiere de técnicas de inyección y detección de carga así como del monitoreo de los estados de superficie generados en las interfaces involucradas. La técnica más común de medición de cargas en estructuras del tipo MOS consiste en la medición de las características de capacitancia a alta y baja frecuencia contra voltaje (curvas C-V).

En la Fig. 1 se ilustra el diagrama de bloques utilizado para efectuar las mediciones C-V. La muestra metal-óxido-semiconductor (MOS) se coloca en una caja metálica. Las conexiones eléctricas al MOS se realizan mediante un microposicionador y a éste, vía switch múltiple, se conectan un capacitómetro, (C-V Plotter PAR 410), un amplificador de corriente (Keithley 427) y una fuente de voltaje. Las mediciones de capacitancia a alta frecuencia (1 MHz) se realizan con el capacitómetro, mientras que las mediciones de capacitancia a bajas frecuencias se efectúan midiendo la corriente de desplazamiento a través de la estructura MOS.

Las mediciones de capacitancia de 1 MHz y la capacitancia de baja frecuencia (cuasi-estática) pueden determinar la mayoría de los parámetros del MOS, incluyendo voltaje de banda plana y voltaje de umbral, densidad de estados de superficie *versus* energía del electrón, potencial de superficie *versus* voltaje de compuerta y densidad de dopaje en el silicio<sup>(1,3)</sup>.



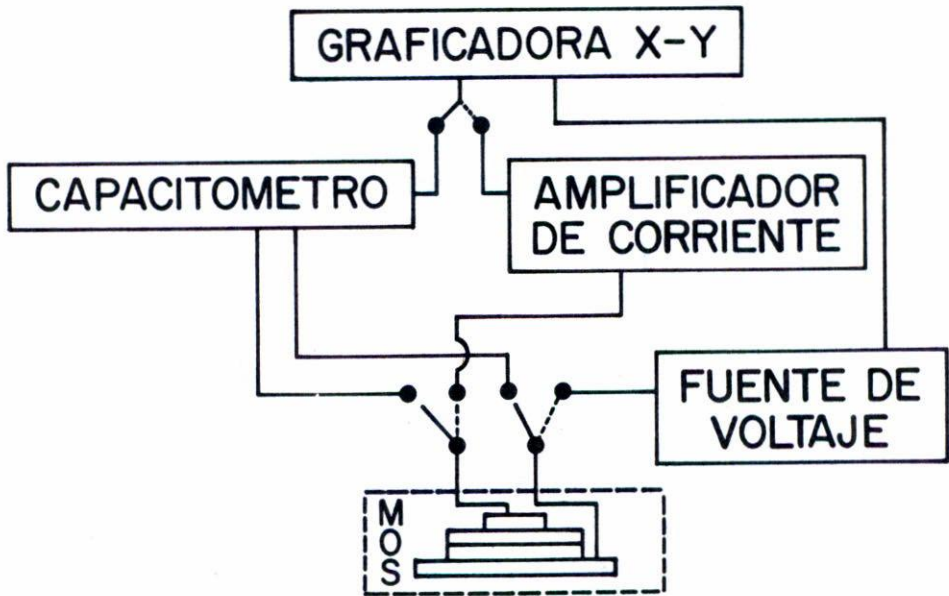


Fig. 1.

La obtención de características C-V a bajas frecuencias (cuasi-estáticas) facilita enormemente el análisis de datos y la obtención de estados superficiales, además de que permite obtener información de los estados de interfase en un rango de energía más amplio. La técnica cuasi-estática requiere la medición de la corriente de desplazamiento del MOS en respuesta a una rampa lineal de voltaje, obteniendo así un circuito diferenciador analógico que incorpora al dispositivo MOS como elemento capacitivo. Ello puede lograrse modificando el CV-Plotter por medio de un filtro que elimine la señal de alta frecuencia<sup>(1)</sup> (15 mV a 1 MHz) y así obtener la respuesta cuasi-estática del MOS, la cual se cuantifica mediante la relación

$$C_Q = i / \frac{dv}{dt} ,$$

donde  $C_Q$  es la capacitancia cuasi-estática,  $i$  es la corriente de desplazamiento y  $\frac{dv}{dt}$  es la velocidad de la rampa lineal del voltaje.

## RESULTADOS EXPERIMENTALES Y CONCLUSIONES

La obtención de la densidad de estados de superficie ( $N_{SS}$ ) en función del potencial de superficie ( $\psi$ ) se realiza utilizando las siguientes expresiones<sup>(4,5)</sup>:

$$N_{SS} = \frac{1}{q} \left[ \frac{C_Q}{(1 - C_Q/C_{OX})} - \frac{C_H}{(1 - C_H/C_{OX})} \right] , \quad (1)$$

$$\psi = \psi_0 + \int_{V_{go}}^{V_g} (1 - C_Q/C_{OX}) dV , \quad (2)$$

donde  $q$  es la carga del electrón,  $C_Q$  es la capacitancia a bajas frecuencias  $C_H$  es la capacitancia a altas frecuencias,  $C_{OX}$  es la capacitancia asociada solamente con la película de dióxido de silicio,  $\psi_0$  y  $V_{go}$  son constantes y  $V_g$  es el voltaje aplicado.

Los cálculos de las cantidades  $N_{SS}$  y  $\psi$  se efectúan numéricamente por computadora.

Los resultados típicos obtenidos en estructuras del tipo MOS se muestran en la Fig. 2 para el caso en el que la película de  $SiO_2$  es de 200 Å en una configuración Al/ $SiO_2$ /Si. Cabe aclarar que estas mediciones fueron efectuadas en diversas muestras y los resultados en todos los casos son similares encontrándose una excelente reproducibilidad. En dicha figura se muestra la capacitancia a altas y bajas frecuencias antes y después de la inyección de  $10^{-6}$  A durante 15 segundos a través del dispositivo. El voltaje inicial requerido para inducir esta corriente a través del óxido fue de 21.5 volts. Básicamente observamos los siguientes fenómenos:

- Atrapamiento o generación de carga positiva en el dióxido de silicio.*  
Esto se infiere del desplazamiento de la curva C-V hacia voltajes negativos.
- Generación de estados de superficie en la interfase  $SiO_2$  - Si,* lo cual se deduce de la distorsión que presenta la curva.

Este comportamiento fue cualitativamente independiente de la densidad de corriente electrónica utilizada notándose solamente que a mayores

densidades el efecto fue el de acelerar estos fenómenos. Esto es concluido de mediciones efectuadas utilizando corrientes de inyección de  $10^{-8}$ ,  $10^{-7}$  y  $10^{-6}$  A, los voltajes aplicados para obtener estas corrientes fueron 17.8 V, 19.2 V y 21.5 V, respectivamente.

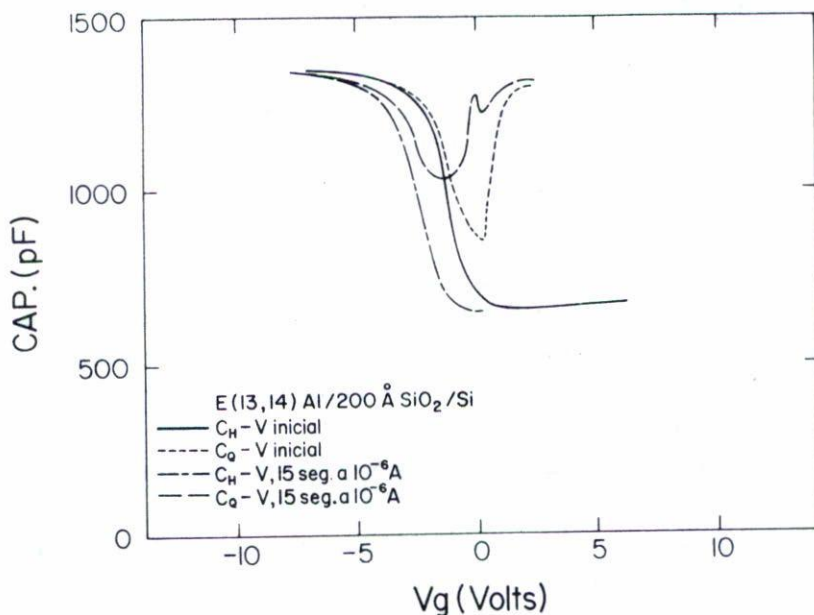


Fig. 2.

En este trabajo es de especial interés el estudio de los estados de interface ( $N_{SS}$ ). Aunque, como es ilustrado en la Fig. 2, observamos atrapamiento de carga positiva en la película de óxido, este último fenómeno no se manifiesta en un desplazamiento rígido de las curvas características C-V hacia voltajes menores<sup>(3)</sup>.

Para efectuar el cálculo de  $N_{SS}$ , superponemos las curvas mediante la eliminación del corrimiento en voltaje por atrapamiento de carga en el volumen de óxido. En la Fig. 3 se ilustra la densidad de estados de su superficie  $N_{SS}$  en función de la energía en la banda prohibida de energía del Si, antes y después de la inyección de carga a través del dispositivo MOS. Se observa que como resultado de la inyección aparece un pico en la densi-

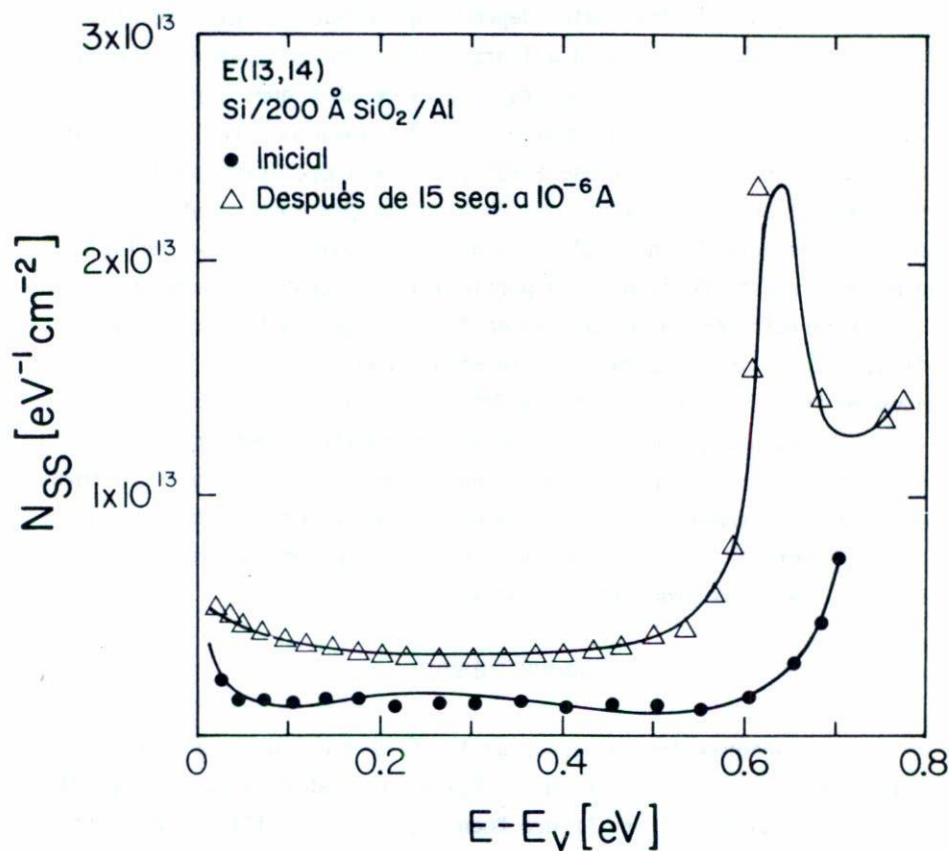


Fig. 3.

dad de estados de superficie situado aproximadamente a 0.6 eV por encima del tope de la banda de valencia del silicio. Este pico es similar al observado por otros autores<sup>(6)</sup> en estructuras previamente sometidas a daños por radiación. Estos autores han reportado que existe una fuerte correlación entre la densidad de estados de interfase inducidas por radiación y los ligamentos interfaciales en una estructura MOS, aunque la densidad de estados de interfase antes de la irradiación no muestra dependencia detectable sobre tales ligamentos, se ha concluido en ese caso que hay dos posibles mecanismos de generación de trampas interfaciales que involucran a



los ligamentos, uno de los cuales depende de la tensión interfacial misma entre  $\text{SiO}_2/\text{Si}$  y la otra de un gradiente de tensión de ligamentos cerca de la interfase  $\text{SiO}_2/\text{Si}$ <sup>(6)</sup>. En nuestro caso es posible que el pico observado en la densidad de estados de superficie esté relacionado con un rompimiento de ligamentos en la interfase  $\text{Si}/\text{SiO}_2$ . Este rompimiento puede ser ocasionado por el choque de electrones de alta energía con la interfase. Sin embargo se requiere de un estudio más detallado para lograr un mejor entendimiento de este fenómeno. En particular es deseable determinar si existe alguna correlación entre la generación de carga positiva observada en el dióxido de silicio (cerca de la interfase con el Si) y la generación de estados de interfase y/o el atrapamiento de carga negativa en el óxido.

En resumen, hemos observado la generación de estados de interfase así como el atrapamiento o generación de carga positiva en estructuras MOS que han sido sometidas a una inyección de electrones. Los estados de interfase generados presentan un pico en 0.6 eV por encima de la banda de valencia en la banda prohibida del silicio.

#### AGRADECIMIENTOS

Los autores desean agradecer las útiles discusiones y asistencia del Dr. Frank J. Feigl y el Sr. H.S. Chew y la asistencia técnica del M. en C. Ernesto Suaste, el Sr. Arturo Buendía, Angel Castillo, Pedro García y Juan García Coronel. Las muestras utilizadas en este trabajo fueron preparadas en los Laboratorios de I.B.M. en Yorktown Heights, N.Y.

#### REFERENCIAS

1. Nicollian, E.H., Brews J.R., *MOS (Metal Oxide Semiconductor) Physics and Technology*, John Wiley & Sons (1982)
2. C. Falcony, D.J. DiMaria, D.W. Dong y K.M. Meyer, *J. Appl. Phys.* 53 (1982) 43.
3. F.J. Feigl, *VLSI Electronics: Microstructure Science*, Vol. 6 (1983) 147.
4. Berglund, C.N., *IEEE Trans. Elect. Dev.*, ED-13 (1966) 701.
5. Kuhn, M., *Sol. St. Elec.*, 13 (1970) 873.
6. Zekeriya, V., Ma T.P., *J. Appl. Phys.*, 56(4) (1984) 1017.