

Transistores de película delgada basados en óxido de Zinc por spray pyrolysis ultrasónico de alta frecuencia a baja temperatura

O. Obregón^a, J. A. Luna-López^a, P. Rosales^b and M. A. Domínguez

^aCentro de Investigaciones en Dispositivos Semiconductores, Instituto de Ciencias, Benemérita Universidad Autónoma de Puebla, Puebla, 72570, México.

^bDepartamento de Electrónica, Instituto Nacional de Astrofísica, Óptica y Electrónica, Luis Enrique Erro No. 1, Puebla 72840, México.

Received 7 December 2020; accepted 23 February 2021

En este artículo, se reporta la fabricación de transistores de película delgada con óxido de zinc (ZnO TFTs) sobre sustratos de plástico por spray pyrolysis ultrasónico de alta frecuencia a baja temperatura. La máxima temperatura de fabricación fue de 200°C. Spin-on glass fue usado como dieléctrico de compuerta. El tereftalato de polietileno (PET) es usado como sustrato de plástico. Los ZnO TFTs exhiben una movilidad de electrones de 1.25 cm²/Vs y un voltaje de umbral de 10.5 V, mientras la relación de corriente on/off fue de 104. Adicionalmente, la densidad de trampas en la capa activa y en la interfaz dieléctrico/semiconductor es calculada. Además, capacitores metal-dieléctrico-metal fueron fabricados sobre plástico y caracterizados para evaluar el desempeño del dieléctrico de compuerta.

Descriptores: Transistores de película delgada; óxido de Zinc; spray pyrolysis ultrasónico; spin-on glass; electrónica flexible.

In this work, the fabrication of zinc oxide thin film transistors (ZnO TFTs) on plastic substrates by High-frequency Ultrasonic Spray Pyrolysis at Low Temperature is presented. The maximum fabrication temperature was 200°C. Spin-on glass was used as gate insulator. Polyethylene terephthalate is used as plastic substrate. The ZnO TFTs exhibit an electron mobility of 1.25 cm²/Vs and a threshold voltage of 10.5 V, while the on/off current ratio was of 104. In addition, the trap density in active layer and at the insulator/semiconductor interface is extracted. Moreover, Metal-Insulator-Metal capacitors were fabricated on plastic and characterized in order to evaluate the gate insulator.

Keywords: Thin-film transistors; Zinc oxide; ultrasonic spray pyrolysis; spin-on glass; flexible electronics.

PACS: 85.30.Tv; 85.30.De

DOI: <https://doi.org/10.31349/RevMexFis.67.041003>

1. Introducción

El diseño de circuitos electrónicos con tecnología CMOS se basa en el uso de transistores MOS como elemento básico, siendo la base de memorias, procesadores, circuitos digitales o analógicos [1]. Aunque la tecnología CMOS es la más utilizada, sus procesos de fabricación a alta temperatura limitan su aplicación en sustratos flexibles de bajo costo, tales como plástico o papel. Esto crea una ventana de interés para el desarrollo de electrónica reciclable, flexible, vestible entre otras, debido a la gran versatilidad que se ha mostrado para fabricar diferentes dispositivos (resistencias, capacitores, diodos o transistores) con diferentes procesos de fabricación y nuevos materiales semiconductores a baja temperatura [2-6]. Para el desarrollo de esta tecnología emergente, una de las claves radica en la fabricación de transistores de película delgada (TFTs) como elemento básico, al igual que los transistores MOS en la tecnología CMOS. Para la fabricación de TFTs se han desarrollado una gran variedad de técnicas de depósito compatibles con diferentes sustratos [7]. Más allá que los TFTs suelen ser conocidos por su principal uso en pantallas de cristal líquido, aún no se conoce el potencial de los circuitos de TFTs en términos de desarrollo para nuevas tecnologías, dado que los circuitos con TFTs se pueden fabricar en sustratos grandes, creando así una electrónica de bajo costo, reciclable y flexible [8,9]. Por lo tanto, es necesario el estudio

de diversos materiales como semiconductores, dieléctricos o electrodos para su uso en TFTs sobre plástico.

Una clase de materiales que resulta prometedora para los TFTs sobre plástico son los semiconductores policristalinos y amorfos, debido a su amplio desarrollo en las últimas décadas. El principal problema de usar semiconductores policristalinos y amorfos es su baja temperatura de depósito, esto resulta en que las propiedades electrónicas se vean afectadas, disminuyendo así el desempeño eléctrico cuando se utilizan en dispositivos semiconductores. Por lo tanto, es de gran interés el depósito de películas amorfas o policristalinas con excelentes propiedades electrónicas cuyo desempeño no dependa del grado de desorden atómico [10]. En este aspecto, dentro de los materiales más recientes, los óxidos semiconductores destacan debido a que exhiben una combinación de características tales como alta transparencia óptica y alta movilidad de portadores sin importar su estructura policristalina o amorfa, las cuales representan una nueva ventana para diferentes aplicaciones [11]. El óxido de zinc (ZnO) es un óxido semiconductor que posee una alta movilidad de electrones, alta conductividad térmica y un gran ancho de banda prohibida que lo hacen adecuado para una amplia gama de dispositivos, incluidos transistores de película delgada transparentes [12]. Además, existe una gran variedad de técnicas de depósito tales como sputtering, depósito químico en fase vapor (CVD) o alguna de sus variantes, sol-gel, spin coating o

spray pyrolysis [13-15]. Dentro de las opciones de las técnicas de depósito por solución, la técnica de spray pyrolysis ultrasónico, es una técnica de depósito muy versátil, sencilla y de muy bajo costo para obtener películas de ZnO [16]. La importancia de esta técnica recae en la uniformidad y compatibilidad con sustratos de área grande para el depósito de películas delgadas [17-20]. Por lo tanto, los dispositivos fabricados en sustratos flexibles tendrían muchas aplicaciones novedosas, como pantallas flexibles, etiquetas de identificación por radiofrecuencia (RFID), celdas solares, “piel” electrónica, sensores de presión, sensores de temperatura, sensores químicos y biosensores [21-23].

En este trabajo, se presenta la fabricación y caracterización de ZnO TFTs en sustratos de plástico. Las películas delgadas se depositaron mediante un sistema de depósito de spray pyrolysis ultrasónico de alta frecuencia hecho en casa. El tereftalato de polietileno (PET) se usa como sustrato plástico. El ZnO y aluminio se usaron como película semiconductor y electrodo, respectivamente. Se usó spin-on glass (SOG) como película dieléctrica. La temperatura máxima del proceso fue de 200°C. Además, capacitores metal-dieléctrico-metal (MIM) fueron fabricados sobre plástico y caracterizados para evaluar el desempeño del dieléctrico de compuerta.

2. Experimental

Se fabricaron dos dispositivos, a saber, capacitores MIM y TFTs, como se muestra en la Fig. 1. Como sustrato para los dispositivos se utilizó PET recubierto con ITO disponible co-

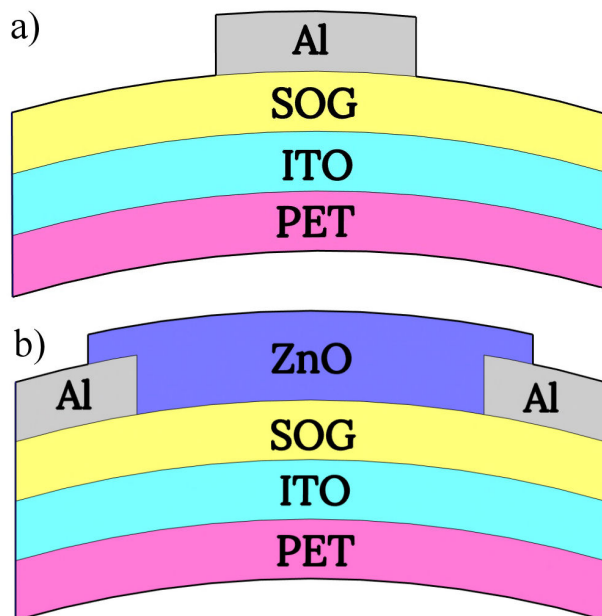


FIGURE 1. a). Representación esquemática de la sección transversal del capacitor MIM, con estructura PET/ITO/SOG/Al. b) Representación esquemática de la sección transversal de la estructura coplanar invertida (PET/ITO/SOG/Al/ZnO) usada en los ZnO TFTs sobre sustratos de plástico PET.



FIGURE 2. Fotografía de los ZnO TFTs fabricados sobre sustratos de plástico PET.

mercialmente por Sigma-Aldrich. Como película dieléctrica se utilizó SOG, la solución precursora fue preparada con un 33 % de LSF47-SOG en 66 % del solvente LSFD1 (Filmtronics), depositado por spin coating a 3000 RPM por 30 segundos con un recocido de 10 minutos a 100°C y un tratamiento térmico a 200°C por 2 horas. Para la obtención de ZnO, la solución precursora de 0.2M de acetato de zinc (99.99 % sigma-aldrich) diluido en metanol, fue depositada a 200°C por 10 min, por el sistema de spray pirolisis ultrasónico de alta frecuencia hecho en casa. Este sistema se adaptó de un nebulizador comercial Citizen (Cun60), con un transductor ultrasónico que opera a 2.5 MHz. La película de ZnO tuvo un grosor de ~ 100 nm que se midió con un perfilómetro (DEKTAK 150). Los contactos de drenaje y fuente fueron de aluminio evaporado por medio de una pistola de electrones, fotolitografiados y formados por grabado húmedo. Los contactos de aluminio tuvieron un grosor de 100 nm. La Fig. 1a) muestra el esquema de la estructura fabricada de los capacitores MIM, donde primero se depositó el SOG en el sustrato de PET con ITO, seguido de los contactos de aluminio teniendo una estructura ITO/SOG/Al. La Fig. 1b), muestra el esquema de la estructura fabricada de los ZnO TFTs con una estructura coplanar invertida, primero se depositó SOG en el sustrato de PET con ITO, seguido de los contactos de aluminio y por último se depositó la película de ZnO, como se muestra en la Fig. 2. La caracterización eléctrica se realizó mediante el sistema de caracterización de semiconductores Keithley-4200, en condiciones de oscuridad y temperatura ambiente.

3. Resultados y discusión

Una de las técnicas más utilizadas en la microelectrónica es spin coating debido a su uso en foto-resinas y depósito de películas delgadas [24]. La Fig. 3 muestra el esquema del sistema de spin coating, el cual consiste en aplicar la solución precursora a la muestra, que está sobre un porta-sustrato, el cual gira para el esparcimiento de la solución. Una vez que se obtiene una solución uniforme sobre la muestra, se aplica un

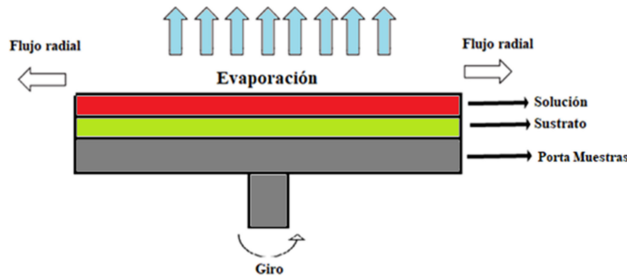


FIGURE 3. Esquemático del proceso de depósito por el método de spin coating. Debido a los poros generados durante la evaporación de los solventes, la película delgada obtenida tiene una baja densidad.

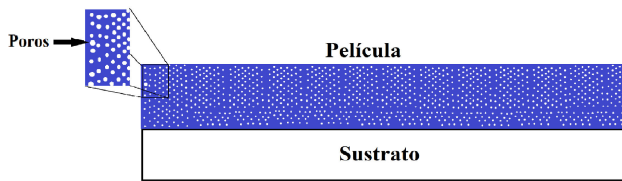


FIGURE 4. Película delgada porosa después del tratamiento térmico debido a la evaporación de los solventes de la solución precursora por spin coating.

tratamiento térmico para la evaporación de los solventes y obtener una película delgada [25]. Como se da un tratamiento térmico, la evaporación de los solventes de la solución precursora van generando poros en la película delgada, resultando en una película con baja densidad como se muestra en la Fig. 4 [26].

En la Fig. 5 se muestra el sistema de spray pyrolysis ultrasónico, el cual consiste en un transductor ultrasónico que

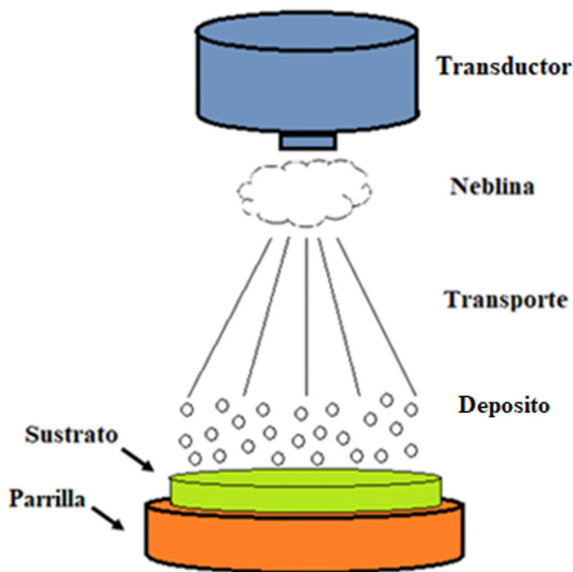


FIGURE 5. Esquemático del proceso de depósito de spray pyrolysis. Este método consiste en un transductor que genera una neblina por medio de vibraciones ultrasónicas, la cual es arrastrada por un gas (aire) hasta el sustrato mientras se encuentra sobre una superficie caliente.

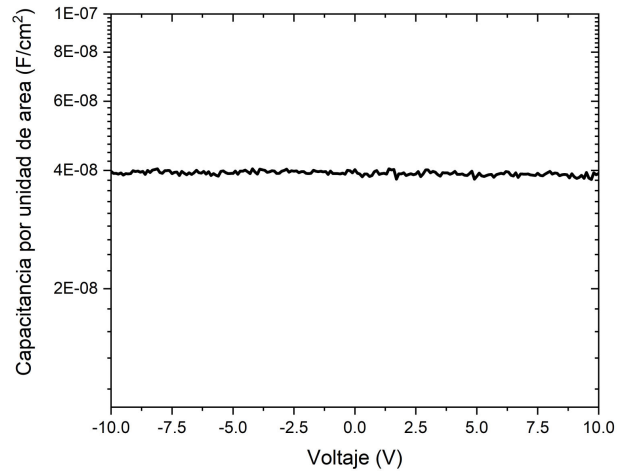


FIGURE 6. Curva característica C-V del capacitor MIM, donde la capacitancia por unidad de área es constante a altos voltajes y con diferente polarización. Demostrando el uso del SOG como dieléctrico de compuerta.

genera una neblina de la solución precursora, esta es arrastrada usando aire hasta llegar a la muestra. Mientras la muestra se encuentra sobre una parrilla caliente (a la temperatura de depósito), la solución precursora llega a la superficie, evaporando los solventes mientras se realiza la descomposición química para ir depositando la película delgada. Durante el proceso de depósito se generan poros, por la evaporación de los solventes, pero éstos son llenados por nueva solución nebulizada, creando una película más densa y homogénea en comparación con las películas obtenidas por spin-coating [27-37]. Una frecuencia más alta en el transductor genera una neblina más fina que permite depositar películas aún más densas [37]. Desafortunadamente, la mayoría de los trabajos reportados con spray pyrolysis ultrasónico no mencionan la frecuencia de operación del transductor, mientras que los trabajos que lo hacen reportan una frecuencia del orden de los kHz [27-39].

En la Fig. 6 se muestra la curva capacitancia-voltaje (C-V) de los capacitores MIM, donde la capacitancia por unidad de área es $\sim 4 \times 10^{-8} \text{ F/cm}^2$, que es constante en voltajes de -10 a 10 V . Se considera que el comportamiento del capacitor MIM se relaciona con la existencia de atrapamiento de carga en el dieléctrico. Diferentes trampas inducirán cargas con diferentes constantes de tiempo y modularán fuertemente a las cargas de los capacitores [40].

En la Fig. 7 se muestra la curva de corriente-voltaje (I-V) de los capacitores MIM con un barrido de $\pm 15 \text{ V}$, donde se puede apreciar el valor de la corriente de fuga $\sim 10^{-5} \text{ A/cm}^2$. Este comportamiento es superior a lo reportado en la literatura con diferentes dieléctricos [41-44]. Chakraborty *et al.* [42] obtienen películas de ZrO_2 por la técnica de PECVD con corrientes de fuga de 10^{-1} a 10^{-2} A/cm^2 a 3 V como dieléctrico de compuerta. Qiang Lu *et al.* [43] reportan películas ultradelgadas de Ta_2O_5 por CVD sobre sustratos de silicio con corrientes de fuga de 10^{-5} A/cm^2 a 3 V .

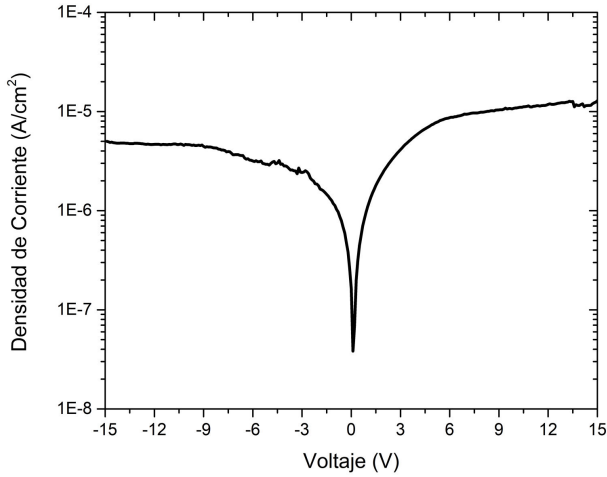


FIGURE 7. Curva característica I-V de la estructura MIM para determinar la corriente de fuga del dieléctrico.

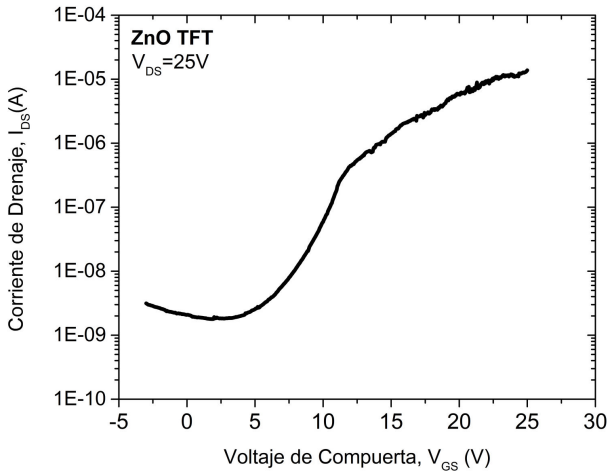


FIGURE 8. Características de transferencia de los ZnO TFTs mostrando el comportamiento típico reportado. Se muestra una relación de corriente encendido/apagado de 10^4 y un voltaje de umbral de 10.5 V.

Estos valores bajos de corriente de fuga no causarán una pérdida de señal en circuitos electrónicos, además que evitarán un gran consumo de energía [45]. Esto ayuda a la búsqueda de un dieléctrico de compuerta con excelentes parámetros tanto en densidad de carga como en la corriente de fuga [46]. De acuerdo con la Figs. 6 y 7, los capacitores fabricados con spin coating presentan buenas características con propiedades aproximadamente iguales a las reportadas del SiO₂ crecido térmicamente [47-49]. Además, se puede establecer una relación de los capacitores MIM y el dieléctrico del TFT, ya que la calidad de este puede reducir la corriente de fuga, no afectar la transconductancia del TFT e incrementar la corriente de drenaje I_D .

En la Fig. 8 se muestra la curva de transferencia de los ZnO TFTs. El TFT trabaja en modo de enriquecimiento, es decir, la corriente de drenaje (I_D) incrementa con el voltaje de compuerta (V_{GS}). A partir de la curva de transferencia, se puede estimar las principales figuras de mérito como el vol-

taje de umbral la pendiente de subumbral (S), la movilidad de efecto de campo μ_{FE} , la relación de encendido/apagado ION/OFF [50]. La pendiente de subumbral S , está definida por la variación del voltaje de compuerta que necesita para producir un cambio de 1 década en la corriente I_D , donde se utiliza la siguiente ecuación [51]:

$$S = \frac{dV_G}{dI_{DS}}. \quad (1)$$

Obteniéndose un valor de 2.71 V/DEC para los ZnO TFTs. A su vez la pendiente de subumbral depende de la densidad de trampas en el ZnO (N_T) y de la densidad de trampas en la interface (D_{it}) entre el ZnO y el SOG. Por lo tanto, la pendiente de subumbral puede ser aproximada como:

$$S = \frac{qk_B T [N_T t_s + D_{it}]}{C_i(e)}, \quad (2)$$

donde q , k_B , T , t_s , y C_i son la carga del electrón, la constante de Boltzmann, la temperatura absoluta, el grosor del semiconductor y la capacitancia por unidad de área del dieléctrico, respectivamente [45]. Si N_T o D_{it} se asumen por separado como cero, se pueden obtener los valores máximos de cada uno. Los valores obtenidos son $N_T = 1.33 \times 10^{17} \text{ cm}^{-3} \text{ eV}^{-1}$ y $D_{it} = 1.1305 \times 10^{13} \text{ cm}^{-2} \text{ eV}^{-1}$, que son similares a los reportados en TFTs con ZnO [52,53].

La relación $I_{ON/OFF}$ es una importante figura de mérito, donde la corriente de apagado debe ser lo más baja posible para lograr una alta relación con la corriente de encendido y minimizar el consumo de energía en el estado apagado [54]. En nuestros ZnO TFTs, la relación $I_{ON/OFF}$ es 10^4 y es comparable con otros trabajos reportados [55-57]. Jin Hyung et al. [55] reportan valores de $I_{ON/OFF}$ de 10^3 en TFTs de ZnO por procesos por solución, con una temperatura menor a 200°Cy sobre sustratos PET. Chen Sha *et al.* [56] reporta valores de $I_{ON/OFF}$ de 10^5 en TFTs depositados por spin coating sobre vidrio.

En la Fig. 9 se muestra la relación $(I_{DS})^{1/2}$ vs V_{GS} con la cual se obtienen los parámetros eléctricos característicos de los TFTs como, el voltaje de umbral (V_T) que se define como el voltaje de compuerta al cual los electrones de conducción empiezan a aparecer en el canal [58]. El valor de V_T se puede obtener por la extrapolación en la región lineal, siendo quizás el método de extracción de voltaje umbral más popular. Este consiste en encontrar la intersección del eje del voltaje de compuerta de la extrapolación lineal de la curva $(I_D)^{1/2}$ vs V_G en su punto máximo de la derivada (pendiente) [58,59]. Obteniendo la intersección del eje de voltaje de compuerta se encuentra un valor de 10.5 V.

Por otro lado, la movilidad efecto de campo fue obtenida usando la Ec. (3), en el régimen de saturación del TFT,

$$I_{ds} = \mu_{FE} \cdot C_{OX} \left(\frac{W}{2L} \right) (V_{GS} - V_T)^2, \quad (3)$$

donde μ_{FE} es la movilidad de efecto de campo, C_{OX} es la capacitancia por unidad de área del dieléctrico de compuerta

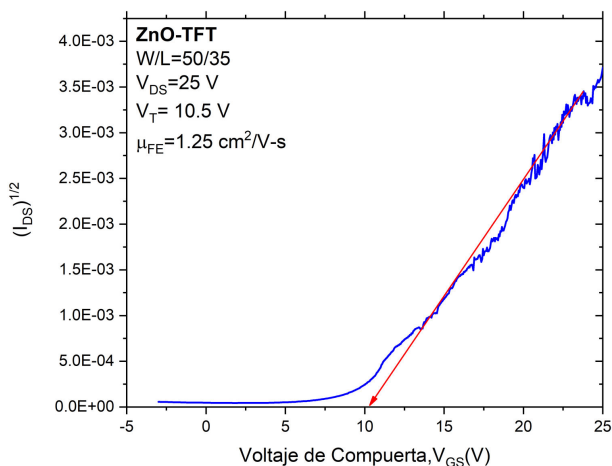


FIGURE 9. Ajuste de normalización $(I_{DS})^{1/2}$ de la curva de transferencia de los ZnO TFTs utilizado para la extracción de la movilidad de efecto de campo y el voltaje de umbral en régimen de saturación.

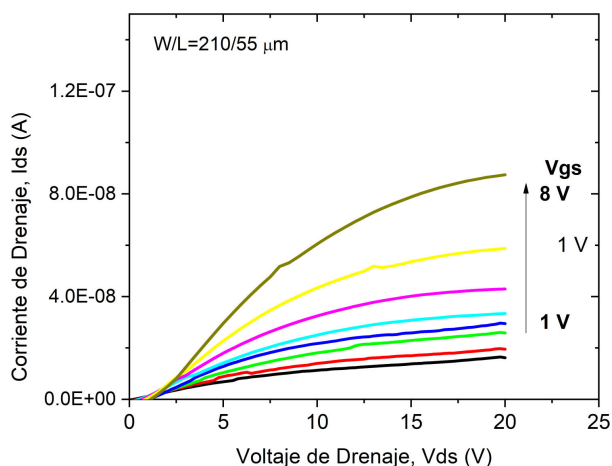


FIGURE 10. Características de salida de los ZnO TFTs. Se muestra una modulación en la corriente I_{DS} en función del voltaje de compuerta V_{GS} .

(4×10^{-8} F/cm²), V_T es el voltaje de umbral, W y L es el largo y ancho del canal, respectivamente [59,60]. La movilidad obtenida fue de 1.25 cm²/Vs. Otros reportes en la literatura de ZnO TFTs hacen mención de valores de movilidad que están entre 1-15 cm²/Vs para diferentes TFTs de óxidos semiconductores a temperaturas de 100-600°C. [60-65]. Vidor *et al.* [64] reportan movilidades de electrón desde 0.5 cm²/Vs para TFTs con nanopartículas de ZnO sobre sustratos flexibles con spray pyrolysis convencional. Ming-Dong *et al.* [65] reporta movilidades de electrón de 0.6 cm²/Vs con TFTs de ZnO por spray pyrolysis con temperatura de fabricación de 400°C.

En la Fig. 10, se muestran las características de salida de los ZnO TFTs sobre sustratos de plástico. La familia de curvas de salida es la corriente de drenaje (I_D) en función de un barrido de voltaje de drenaje (V_{DS}) y a diferentes voltajes de compuerta (V_{GS}).

TABLE I. Comparación de los valores de mayor relevancia para los TFTs con capa activa de ZnO.

Referencia	Material	V_T (V)	μ_{Fe} (cm ² /Vs)	$I_{on/off}$
Este trabajo	ZnO (USP)	10.5	1.25	10^4
[61]	ZnO	18	$3 - 5 \cdot 10^{-6}$	10^2
[65]	ZnO	25	0.6	10^5
[72]	ZnO	2	0.36	10^2
[73]	ZnO	1	0.5	10^5

Cuando se aplican valores bajos de voltaje de V_{DS} , la concentración de portadores en el canal es menor y la corriente I_{DS} incrementa linealmente (régimen lineal). A altos voltajes de V_{DS} la concentración de portadores se incrementa y la corriente es mayor (régimen de saturación). El TFT entra en el régimen de saturación cuando $V_{DS} > V_{SAT}$, donde $V_{SAT} = V_{GS} - V_T$ [66]. Los ZnO TFTs claramente exhiben el régimen lineal y de saturación, mientras la corriente de drenaje es modulada con el voltaje de compuerta V_{GS} .

Sin embargo, la familia de curvas de salida exhibe un efecto conocido como “current crowding” a valores de $V_{DS} < 2$ V, donde la distribución de la densidad de corriente se vuelve no óhmica a través del área de contacto, y se sabe que podría conducir a fallas del dispositivo a través de la formación de puntos térmicos y de electromigración [67]. También proporciona una característica cualitativa de la resistencia de contacto, un parámetro importante independiente del área útil para comparar diferentes contactos [68,69]. Los resultados de la Fig. 10 sugieren una alta resistencia de contacto, como resultado de una posible capa de Al₂O₃ formada en la interfaz metal-semiconductor (Al/ZnO) durante la fabricación de los dispositivos [70]. Se ha demostrado que al dar tratamientos térmicos a bajas temperaturas se pueden mejorar las características eléctricas de los dispositivos sin deformar el sustrato de plástico [71]. En la Tabla I se hace un resumen de las características de los ZnO TFTs en este trabajo con otros reportados en la literatura.

4. Conclusion

En resumen, se comprueba la calidad del dieléctrico (SOG) por medio de capacitores MIM procesados por solución, obteniendo una baja corriente de fuga ($\sim 10^{-5}$ A/cm²) a voltajes de 15 V, esto se asemeja a valores de SiO₂ crecidos térmicamente. Además, los ZnO TFTs depositados por el método de spray pyrolysis ultrasónico a alta frecuencia, presentan parámetros prometedores como la movilidad de portador cercana a 1.25 cm²/Vs, aproximadamente como se reporta en la literatura para ZnO TFTs. También, el voltaje de umbral con valor de 10.5 V y la relación de encendido/apagado ($I_{on/off}$) de 10^4 son similares a lo reportado en la literatura. Asimismo, se corroboró que a pesar de la baja temperatura de fabricación y no requerir vacío, el aumento de frecuencia a 2.5 MHz es un complemento para obtener una mejor calidad de las pelícu-

las, debido a que existe una relación entre el tamaño de gota y la homogeneidad de la película con la frecuencia.

Agradecimientos

Trabajo financiado por el Fondo Sectorial de Investigación para la Educación CONACyT-SEP Ciencia Básica

[A1-S-7888] y por VIEP-BUAP [DJMA-EXC17-G]. M. Domínguez agradece a Filmtronics Inc., PA, USA por los materiales proporcionados. O. Obregón agradece a CONACyT, México por la beca otorgada.

1. A. M. Hussain y M. M. Hussain, CMOS-Technology-Enabled Flexible and Stretchable Electronics for Internet of Everything Applications, *Adv. Mater.* **28** (2015) 4219, <https://doi.org/10.1002/adma.201504236>.
2. R. F. P. Martins *et al.*, Recyclable, Flexible, Low-Power Oxide Electronics, *Adv. Funct. Mater.* **23** (2012) 2153, <https://doi.org/10.1002/adfm.201202907>.
3. Y. Chen *et al.*, Flexible inorganic bioelectronics, *npj Flexible Electron.* **4** (2020) 2, <https://doi.org/10.1038/s41528-020-0065-1>.
4. S. Park, H. Park, S. Seong y Y. Chung, Multilayer Substrate to Use Brittle Materials in Flexible Electronics, *Sci. Rep.* **10** (2020) 7660, <https://doi.org/10.1038/s41598-020-64057-6>.
5. J.-S. Seo *et al.*, Solution-Processed Flexible Fluorine-doped Indium Zinc Oxide Thin-Film Transistors Fabricated on Plastic Film at Low Temperature, *Sci. Rep.* **3** (2013) 2085, <https://doi.org/10.1038/srep02085>.
6. S. S. Omprakash y S. K. Naveen Kumar, Solution-Processed Amorphous Zinc Oxide Thin Film Transistor Based NAND Gate, *J. Phys. Conf. Ser.* **1455** (2020) 012023, <https://doi.org/10.1088/1742-6596/1455/1/012023>.
7. A. Tixier-Mita *et al.*, Review on thin-film transistor technology, its applications, and possible new applications to biological cells, *Jpn. J. Appl. Phys.* **55** (2016) 04EA08, <https://doi.org/10.7567/JJAP.55.04EA08>.
8. E. Fortunato, P. Barquinha y R. Martins, Oxide Semiconductor Thin-Film Transistors: A Review of Recent Advances, *Adv. Mater.* **24** (2012) 2945, <https://doi.org/10.1002/adma.201103228>.
9. H.-C. Cheng, C.-F. Chen y C.-C. Lee, Thin-film transistors with active layers of zinc oxide (ZnO) fabricated by low-temperature chemical bath method, *Thin Solid Films* **498** (2006) 142, <https://doi.org/10.1016/j.tsf.2005.07.101>.
10. Y. Lee, H. Kim y Y. Roh, Deposition of ZnO Thin Films by the Ultrasonic Spray Pyrolysis Technique, *Jpn. J. Appl. Phys.* **40** (2001) 2423, <https://doi.org/10.1143/JJAP.40.2423>.
11. J. S. Park, W.-J. Maeng, H.-S. Kim y J.-S. Park, Review of recent developments in amorphous oxide semiconductor thin-film transistor devices, *Thin Solid Films* **520** (2012) 1679, <https://doi.org/10.1016/j.tsf.2011.07.018>.
12. A. Janotti y C. G. Van de Walle, Fundamentals of zinc oxide as a semiconductor, *Rep. Prog. Phys.* **72** (2009) 126501, <https://doi.org/10.1088/0034-4885/72/12/126501>.
13. M. Purica, E. Budianu, E. Rusu, M. Danila y R. Gavrila, Optical and structural investigation of ZnO thin films prepared by chemical vapor deposition (CVD), *Thin Solid Films* **403** (2002) 485, [https://doi.org/10.1016/S0040-6090\(01\)01544-9](https://doi.org/10.1016/S0040-6090(01)01544-9).
14. V. Craciun, J. Elders, J. G. E. Gardeniers y I. W. Boyd, Characteristics of high quality ZnO thin films deposited by pulsed laser depositions, *Appl. Phys. Lett.* **65** (1994) 2963, <https://doi.org/10.1063/1.112478>.
15. S. Xu y Z. L. Wang, One-dimensional ZnO nanostructures: Solution growth and functional properties, *Nano Res.* **4** (2011) 1013, <https://doi.org/10.1007/s12274-011-0160-7>.
16. M. Krunks y E. Mellikov, Zinc oxide thin films by the spray pyrolysis method, *Thin Solid Films* **270** (1995) 33, [https://doi.org/10.1016/0040-6090\(95\)06893-7](https://doi.org/10.1016/0040-6090(95)06893-7).
17. S. Gledhill *et al.*, A spray pyrolysis route to the undoped ZnO layer of Cu(In,Ga)(S,Se)₂ solar cells, *Thin Solid Films* **517** (2009) 2309, <https://doi.org/10.1016/j.tsf.2008.10.110>.
18. Y.-H. Kim *et al.*, Flexible metal-oxide devices made by room-temperature photochemical activation of sol-gel films, *Nature* **489** (2012) 128, <https://doi.org/10.1038/nature11434>.
19. K. Myny, The development of flexible integrated circuit transistors, *Nat. Electron.* **1** (2018) 30, <https://doi.org/10.1038/s41928-017-0008-6>.
20. T. Lei *et al.*, Low-voltage high-performance flexible digital and analog circuits based on ultrahigh-purity semiconducting carbon nanotubes, *Nat. Commun.* **10** (2019) 2161, <https://doi.org/10.1038/s41467-019-10145-9>.
21. K. Fukuda *et al.*, Fully-printed high-performance organic thin-film transistors and circuitry on one-micron-thick polymer films, *Nat. Commun.* **5** (2014) 4147, <https://doi.org/10.1038/ncomms5147>.
22. M. Waldrip, H. F. Iqbal, A. Wadsworth, I. McCulloch y O. D. Jurchescu, Organic thin-film transistors with flame-annelaed contacts, *Flex. Print. Electron.* **5** (2020) 014015, <https://doi.org/10.1088/2058-8585/ab76e1>.
23. W. Cheng *et al.*, A novel steep slope hybrid InGaZnO TFT with negative DIBL improvement based on the Ag/HfO₂ threshold switching device, *Appl. Phys. Express* **12** (2019) 091002, <https://doi.org/10.7567/1882-0786/ab3893>.
24. L. E. Scriven, Physics and Application of DIP Coating and Spin Coating, *MRS Online Proc. Lib.* **121** (1988) 717, <https://doi.org/10.1557/PROC-121-717>.

25. K. Norrman, A. Ghanbari-Siahkali y N. B. Larsen, 6 Studies of spin-coated polymer films, *Annu. Rep. Prog. Chem. C* **101** (2005) 174, <https://doi.org/10.1039/B408857N>.
26. B. T. Chen, Investigation of the solvent-evaporation effect on spin coating of thin films, *Polym. Eng. Sci.* **23** (1983) 399, <https://doi.org/10.1002/pen.760230706>.
27. P. S. Patil, Versatility of chemical spray pyrolysis technique, *Mater. Chem. Phys.* **59** (1999) 185, [https://doi.org/10.1016/S0254-0584\(99\)00049-8](https://doi.org/10.1016/S0254-0584(99)00049-8).
28. M. A. Domínguez y A. Orduña Díaz, Fully solution-processed zinc oxide MIS capacitors by ultrasonic spray pyrolysis in air ambient, *J. Appl. Res. Technol.* **15** (2019) 278, <https://doi.org/10.1016/j.jart.2017.01.015>.
29. R. Ayouchi *et al.*, Preparation and characterization of transparent ZnO thin films obtained by spray pyrolysis, *Thin Solid Films* **426** (2003) 68, [https://doi.org/10.1016/S0040-6090\(02\)01331-7](https://doi.org/10.1016/S0040-6090(02)01331-7).
30. J. M. Bian, X. M. Li, C. Y. Zhang, L. D. Chen y Q. Yao, Synthesis and characterization of two-layer-structured ZnO p-n homojunctions by ultrasonic spray pyrolysis, *Appl. Phys. Lett.* **84** (2004) 3783, <https://doi.org/10.1063/1.1739280>.
31. S. E. Fritz, T. W. Kelley y C. D. Frisbie, Effect of Dielectric Roughness on Performance of Pentacene TFTs and Restoration of Performance with a Polymeric Smoothing Layer, *J. Phys. Chem. B* **109** (2005) 10574, <https://doi.org/10.1021/jp044318f>.
32. S. D. Shinde, G. E. Patil, D. D. Kajale, V. B. Gaikwad y G. H. Jain, Synthesis of ZnO nanorods by spray pyrolysis for H₂S gas sensor, *J. Alloys Compd.* **528** (2012) 109, <https://doi.org/10.1016/j.jallcom.2012.03.020>.
33. S. C. Tsai *et al.*, Ultrasonic spray pyrolysis for nanoparticles synthesis, *J. Mater. Sci.* **39** (2004) 3647, <https://doi.org/10.1023/B:JMSSC.0000030718.76690.11>.
34. G. Adamopoulos *et al.*, Structural and Electrical Characterization of ZnO Films Grown by Spray Pyrolysis and Their Application in Thin-Films Transistors, *Adv. Funct. Mater.* **21** (2010) 525, <https://doi.org/10.1002/adfm.201001089>.
35. M. A. Domínguez *et al.*, Incorporation of ZnO Nanoparticles on Solution Processed Zinc Oxide Thin-Film Transistors, *Trans. Electr. Electron. Mater.* **19** (2018) 412, <https://doi.org/10.1007/s42341-018-0063-3>.
36. D. Perednis y L. J. Gauckler, Thin Film Deposition Using Spray Pyrolysis, *J. Electroceram.* **14** (2005) 103, <https://doi.org/10.1007/s10832-005-0870-x>.
37. M. Ortel, Y. S. Trostyanskaya y V. Wagner, Spray pyrolysis of ZnO-TFTs utilizing a perfume atomizer, *Solid-State Electron.* **86** (2013) 22, <https://doi.org/10.1016/j.sse.2013.04.003>.
38. M. Ortel y V. Wagner, Leidenfrost temperature related CVD-like growth mechanism in ZnO-TFTs deposited by pulsed spray pyrolysis, *J. Cryst. Growth* **363** (2013) 185, <https://doi.org/10.1016/j.jcrysgro.2012.10.043>.
39. J. K. Saha, R. N. Bukke, N. N. Mude y J. Jang, Significant improvement of spray pyrolyzed ZnO thin films by precursor optimization for high mobility thin film transistors, *Sci. Rep.* **10** (2020) 8999, <https://doi.org/10.1038/s41598-020-65938-6>.
40. H. Hu *et al.*, A high performance MIM capacitor using HfO₂ dielectrics, *IEEE Electron Device Lett.* **23** (2002) 514, <https://doi.org/10.1109/LED.2002.802602>.
41. H.-H. Hsu, C.-Y. Chang y C.-H. Cheng, A Flexibly IGZO Thin-Film Transistor With Stacked TiO₂-Based Dielectrics Fabricated at Room Temperature **34** (2013) 768, <https://doi.org/10.1109/LED.2013.2258455>.
42. S. Chakraborty *et al.*, Leakage current characteristics and the energy band diagram of Al/ZrO₂/Si_{0.3}Ge_{0.7} hetero-MIS structures, *Semicond. Sci. Technol.* **21** (2006) 467, <https://doi.org/10.1088/0268-1242/21/4/009>.
43. Q. Lu *et al.*, Leakage current comparison between ultra-thin Ta₂O₅ films and conventional gate dielectrics, *IEEE Electron Device Lett.* **19** (1998) 341, <https://doi.org/10.1109/55.709635>.
44. G. D. Wilk y R. M. Wallace, Electrical properties of hafnium silicate gates dielectrics deposited directly on silicon, *Appl. Phys. Lett.* **74** (1999) 2854, <https://doi.org/10.1063/1.124036>.
45. H. J. Lee, A. Sazonov y A. Nathan, Leakage current mechanisms in top-gate nanocrystalline silicon thin film transistors, *Appl. Phys. Lett.* **92** (2008) 083509, <https://doi.org/10.1063/1.2887882>.
46. N. C. Su, S. J. Wang y A. Chin, High-Performance InGaZnO Thin-Film Transistors Using HfLaO Gate Dielectric, *IEEE Electron Device Lett.* **30** (2009) 1317, <https://doi.org/10.1109/LED.2009.2033392>.
47. M. A. Domínguez, J. L. Pau y A. Redondo-Cubero, Flexible Zinc Nitride Thin-Film Transistors Using Spin-On Glass as Gate Insulator, *IEEE Trans. Electron Devices* **65** (2018) 1014, <https://doi.org/10.1109/TED.2018.2797254>.
48. M. A. Domínguez *et al.*, Solution-processed transparent dielectric based on spin-on glass for electronic devices, *Rev. Mex. Fis.* **62** (2016) 282.
49. M. A. Domínguez, J. L. Pau, M. Gómez-Castaño, J. A. Luna-López y P. Rosales, High mobility thin film transistors based on zinc nitride deposited at room temperature, *Thin Solid Films* **619** (2016) 261, <https://doi.org/10.1016/j.tsf.2016.10.053>.
50. J. F. Wager, Transfer-curve assessment of oxide thin-film transistors, *J. Soc. Inf. Disp.* **18** (2012) 749, <https://doi.org/10.1889/JSID18.10.749>.
51. K. Maeda, H. Koyanagi y T. Jinnai, Subthreshold Characteristics and Interface State Density of a-Si:H TFT, *MRS Online Proc. Lib.* **297** (1993) 889, <https://doi.org/10.1557/PROC-297-889>.
52. K. Lee *et al.*, Interfacial Trap Density-of-States in Pentacene- and ZnO-Based Thin-Film Transistors Measured via Novel Photo-excited Charge-Collection Spectroscopy, *Adv. Mater.* **22** (2010) 3260, <https://doi.org/10.1002/adma.201000722>.
53. M. Kimura *et al.*, Extraction of Trap Densities in ZnO Thin-Film Transistors and Dependence on Oxygen Partial Pressure During Sputtering of ZnO Films, *IEEE Trans. Electron Devices* **58** (2011) 3018, <https://doi.org/10.1109/TED.2011.2158546>.

54. J.-W. Park, D. Lee, H. Kwon y S. Yoo, Improvement of On-Off-Current Ratio in TiO_x Active-Channel TFTs Using N_2O Plasma Treatment, *IEEE Electron Device Lett.* **30** (2009) 362, <https://doi.org/10.1109/LED.2009.2013647>.
55. J. H. Jun, B. Park, K. Cho y S. Kim, Flexible TFTs based on solution processed ZnO nanoparticles, *Nanotechnology* **20** (2009) 505201, <https://doi.org/10.1088/0957-4484/20/50/505201>.
56. C. S. Li, Y. N. Li, Y. L. Wu, B. S. Ong y R. O. Loutfy, Performance improvement for solution-processed high-mobility ZnO thin-film transistors, *J. Phys. D: Appl. Phys.* **41** (2008) 125102, <https://doi.org/10.1088/0022-3727/41/12/125102>.
57. M. Kumar, S. Otari, H. Jeong y D. Lee, Solution-processed highly efficient Au nanoparticles and their reduced graphene oxide nanocomposites as charge trapping media for ZnO thin film transistor nonvolatile memory, *J. Alloys Compd.* **725** (2017) 1115, <https://doi.org/10.1016/j.jallcom.2017.07.185>.
58. D. K. Schroder, *Semiconductor Material and Device Characterization*, 3ra ed. (John Wiley and Sons, New York, 2005), <https://doi.org/10.1002/0471749095>.
59. A. Ortiz-Conde *et al.*, A review of recent MOSFET threshold voltage extraction methods, *Microelectron. Reliab.* **42** (2002) 583, [https://doi.org/10.1016/S0026-2714\(02\)00027-6](https://doi.org/10.1016/S0026-2714(02)00027-6).
60. M. Domínguez, P. Rosales y A. Torres, Performance improvement of lowtemperature a-SiGe:H thin-film transistors, *Solid-State Electron.* **76** (2012) 44, <https://doi.org/10.1016/j.sse.2012.06.005>.
61. Y. Ogo *et al.*, *p*-channel thin-film transistor using *p*-type oxide semiconductor, SnO, *Appl. Phys. Lett.* **93** (2008) 032113, <https://doi.org/10.1063/1.2964197>.
62. T. Ohe *et al.*, Solution-processed organic thin-film transistors with vertical nanophase separation, *Appl. Phys. Lett.* **93** (2008) 053303, <https://doi.org/10.1063/1.2966350>.
63. S. Y. Cho *et al.*, Novel Zinc Oxide Inks with Zinc Oxide Nanoparticles for Low-Temperature, Solution-Processed Thin-Film Transistors, *Chem. Mater.* **24** (2012) 3517, <https://doi.org/10.1021/cm2036234>.
64. F. F. Vidor, T. Meyers, G. I. Wirth y U. Hilleringmann, ZnO nanoparticle thin-film transistors on flexible substrate using spray-coating technique, *Microelectron. Eng.* **159** (2016) 155, <https://doi.org/10.1016/j.mee.2016.02.059>.
65. Y. Ming-Dong, X. Ling-Hai, L. Yu-Yu, D. Yan-Feng y H. Jin-Ying, Electrical Characteristics of High-Performance ZnO Field-Effect Transistors Prepared by Ultrasonic Spray Pyrolysis Technique, *Chin. Phys. Lett.* **28** (2011) 017302, <https://doi.org/10.1088/0256-307X/28/1/017302>.
66. M. J. Powell, The physics of amorphous-silicon thin-film transistors, *IEEE Trans. Electron Devices* **36** (1989) 2753, <https://doi.org/10.1109/16.40933>.
67. T. J. Richards y H. Siringhaus, Analysis of the contact resistance in staggered, top-gate organic field-effect transistors, *J. Appl. Phys.* **102** (2007) 094510, <https://doi.org/10.1063/1.2804288>.
68. O. Karnatak *et al.*, Current crowding mediated large contact noise in graphene field-effect transistors, *Nature Commun.* **7** (2016) 13703, <https://doi.org/10.1038/ncomms13703>.
69. C.-S. Chiang *et al.*, Top-Gate Staggered Amorphous Silicon Thin-Film Transistors: Series Resistance and Nitride Thickness Effects, *Jpn. J. Appl. Phys.* **37** (1998) 5914, <https://doi.org/10.1143/JJAP.37.5914>.
70. M. A. Domínguez *et al.*, Impact of active layer thickness in thin-film transistors based on Zinc Oxide by ultrasonic spray pyrolysis, *Solid-State Electron.* **109** (2015) 33, <https://doi.org/10.1016/j.sse.2015.03.012>.
71. M. A. Domínguez, F. Flores, J. Martínez y A. Orduña-Díaz, Effects of lowtemperature annealing on electrical properties of Thin-film Transistors based on Zinc Oxide films deposited by ultrasonic spray pyrolysis: Impact of annealing time, *Thin Solid Films* **615** (2016) 243, <https://doi.org/10.1016/j.tsf.2016.07.036>.
72. S. H. Cha, *et al.*, Electrically stable low voltage ZnO transistors with organic/inorganic nanohybrid dielectrics, *Appl. Phys. Lett.* **92** (2008) 023506, <https://doi.org/10.1063/1.2827588>.
73. Y.-H. Lin *et al.*, High-Performance ZnO Transistors Processed Via an Aqueous Carbon-Free Metal Oxide Precursor Route at Temperatures Between 80- 180 °C, *Adv. Mater.* **25** (2013) 4340, <https://doi.org/10.1002/adma.201301622>.